МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

Федеральное государственное бюджетное образовательное учреждение высшего образования

**«Вятский государственный университет»**

**(«ВятГУ»)**

Факультет автоматики и вычислительной техники

Кафедра электронных вычислительных машин

Допущено к защите

Руководитель проекта

\_\_\_\_\_\_\_\_/Мельцов В. Ю./

(подпись) (Ф.И.О)

«\_\_»\_\_\_\_\_\_\_\_\_\_2016г.

Синтез микропрограммных управляющих автоматов

Пояснительная записка

Курсовая работа по дисциплине

«Теория автоматов»

ТПЖА 09.03.01.024 ПЗ

Разработал студент группы ИВТ-21 \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_/Щесняк Д.С./

Руководитель доцент кафедры ЭВМ \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_/Мельцов В.Ю./

Проект защищен с оценкой «\_\_\_\_\_\_\_\_\_\_\_\_» \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

(оценка) (дата)

Члены комиссии \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_/ \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_/

(подпись) (Ф.И.О)

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ /\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_/

Киров 2016

Содержание

Изм.

Лист

№ докум.

Подпись

Дата

Лист

1

ТПЖА 09.03.01.024 ПЗ

Разраб.

Ф.И.О.

Провер.

Ф.И.О.

Т. Контр.

Ф.И.О.

Н. Контр.

Ф.И.О.

Утверд.

Ф.И.О.

Синтез микропрограммных управляющих автоматов

Лит.

Листов

1

ВятГУ

Реценз.

Ф.И.О.

Масса

Масштаб

1

1 : 1

[1 Введение 4](#_Toc452327193)

[2 Постановказадачи 5](#_Toc452327194)

[2.1 Словесное описание алгоритма 5](#_Toc452327195)

[2.2 Численный пример 6](#_Toc452327196)

[2.3 Пример с временным переполнением разрядной сетки. 7](#_Toc452327197)

[2.4 Пример с переполнением разрядной сетки 8](#_Toc452327198)

[2.5 Пример с потерей младших разрядов 9](#_Toc452327199)

[3 Выбор функциональной схемы операционной части устройства и определение списка микроопераций и логических условий 10](#_Toc452327200)

[3.1 Содержание операционного автомата 10](#_Toc452327201)

[3.2 Алгоритм работы 11](#_Toc452327202)

[3.3 Управляющие сигналы 11](#_Toc452327203)

[3.4 Осведомительные сигналы 12](#_Toc452327204)

[4 Разработка содержательной граф-схемы алгоритма 13](#_Toc452327205)

[5 Построение отмеченной граф-схемы алгоритма 14](#_Toc452327206)

[6 Синтез МПА в соответствии с моделью графа Мили. 15](#_Toc452327207)

[6.1 Построение графа автомата 15](#_Toc452327208)

[6.2 Выбор и обоснование функциональной схемы МПА и типов элементов памяти 15](#_Toc452327209)

[6.3 Кодирование внутренних состояний автомата 15](#_Toc452327210)

[6.4 Синтез управляющего устройства на основе D-триггеров 16](#_Toc452327211)

[6.5 Синтез управляющего устройства на основе счетчика 19](#_Toc452327212)

[6.6 Синтез управляющего устройства на основе сдвигового регистра 22](#_Toc452327213)

[6.7 Синтез управляющего устройства на основе RS-триггера 25](#_Toc452327214)

Изм.

Лист

№ докум.

Подпись

Дата

Лист

1

ТПЖА 09.03.01.024 ПЗ

Разраб.

Ф.И.О.

Провер.

Ф.И.О.

Т. Контр.

Ф.И.О.

Н. Контр.

Ф.И.О.

Утверд.

Ф.И.О.

Синтез микропрограммных управляющих автоматов

Лит.

Листов

1

ВятГУ

Реценз.

Ф.И.О.

Масса

Масштаб

1

1 : 1

[7 Синтез МПА в соответствии с моделью графа Мура 30](#_Toc452327215)

[7.1 Синтез управляющего устройства на основе D-триггера 30](#_Toc452327216)

[8 Построение функциональной схемы управляющего автомата 33](#_Toc452327217)

[9 Заключение 34](#_Toc452327218)

# **Введение**

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Основной целью данной курсовой работы является получение навыков синтеза управляющего МПА с жесткой логикой на основе разработки машинных алгоритмов одной из заданных арифметических операций. Основным требованием является минимизация аппаратурных затрат как управляющего автомата, так и операционного автомата при приемлемом быстродействии.

# **Постановка задачи**

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Синтезировать автомат выполняющий функцию умножения двух чисел с плавающей запятой с порядками. Умножение выполняется II способом с автоматической коррекцией. Мантисса представлена в дополнительном коде.

## Словесное описание алгоритма

Сначала производится сложение порядков двух чисел. Если два порядка были положительными, а результирующий порядок получился отрицательным, то случилось переполнение разрядной сетки (ПРС). Если два порядка были отрицательными, а результирующий порядок получился положительным, то случилась потеря младших разрядов (ПМР). Если не произошло исключительных ситуаций, то можно продолжать операцию умножения. В счетчик заносится число равное числу разрядов множимого. Пока значение счетчика не равно нулю выполняется операция сложения суммы частичных произведений и множителя и в следующем такте производится декремент счетчика и сдвиг множимого и множителя. После завершения цикла умножения мантисс происходит проверка на нормализованность мантиссы. Если мантисса денормализована, то необходимо сделать сдвиг влево и уменьшить значение порядка на единицу. Если изменился знак порядка, то произошло ПМР. Если не произошло исключительных ситуаций, то операция умножения прошла успешно, можно выводить результат.

## Численный пример

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Исходные данные:

Множитель A = -5,812510

|  |  |  |  |
| --- | --- | --- | --- |
| 1 | 0100011 | 0 | 0011 |

Множимое B = 28,2510

|  |  |  |  |
| --- | --- | --- | --- |
| 0 | 1110001 | 0 | 0101 |

0,0101

0,0011

0,1000

| Множитель | Множимое | Сумма ЧП | Пояснения |
| --- | --- | --- | --- |
| 1,010001**1(0)** | 0,00000001110001 | 0,00000000000000  1,11111110001111  1,11111110001111 | Вычитание  Сдвиг |
| 1,101000**1(1)** | 0,00000011100010 | 1,11111110001111 | Сдвиг |
| 1,110100**0(1)** | 0,00000111000100 | 1,11111110001111  0,00000111000100  0,00000101010011 | Сложение  Сдвиг |
| 1,111010**0(0)** | 0,00001110001000 | 0,00000101010011 | Сдвиг |
| 1,111101**0(0)** | 0,00011100010000 | 0,00000101010011 | Сдвиг |
| 1,111110**1(0)** | 0,00111000100000 | 0,00000101010011  1,11000111100000  1,11001100110011 | Вычитание  Сдвиг |
| 1,111111**0(1)** | 0,01110001000000 | 1,11001100110011  0,01110001000000  0,00111101110011 | Сложение  Сдвиг |
| 1,111111**1(0)** | 0,11100010000000 | 0,00111101110011  1,00011110000000  1,01011011110011 | Вычитание  Сдвиг |

Результат получился 2n разрядный, а шина вывода позволят передавать только n разрядное число, требуется произвести округление методом отбрасывания разрядов. Для сохранения наибольшей точности отбрасываются наименее значимые разряды.

Итоговый результат запишем в n разрядную сетку:

|  |  |  |  |
| --- | --- | --- | --- |
| 1 | 0101101 | 0 | 1000 |

C = -166

CT = A \* B = -164,203125

|  |  |
| --- | --- |
| dабс = | C – Cт | = 1,796875 | dотн = | dabc/Cт | \* 100 = 1,0943% |

## Пример с временным переполнением разрядной сетки.

Исходные данные:

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Множитель:

|  |  |  |  |
| --- | --- | --- | --- |
| 0 | 1100011 | 0 | 0111 |

Множимое:

|  |  |  |  |
| --- | --- | --- | --- |
| 0 | 1110001 | 0 | 1001 |

0,0111

0,1001

1,0000

Случилось временное ПРС, продолжаем операцию умножения

| Множитель | Множимое | Сумма ЧП | Пояснения |
| --- | --- | --- | --- |
| 0,110001**1(0)** | 0,00000001110001 | 0,00000000000000  1,11111110001111  1,11111110001111 | Вычитание  Сдвиг |
| 0,011000**1(1)** | 0,00000011100010 | 1,11111110001111 | Сдвиг |
| 0,001100**0(1)** | 0,00000111000100 | 1,11111110001111  0,00000111000100  0,00000101010011 | Сложение  Сдвиг |
| 0,000110**0(0)** | 0,00001110001000 | 0,00000101010011 | Сдвиг |
| 0,000011**0(0)** | 0,00011100010000 | 0,00000101010011 | Сдвиг |
| 0,000001**1(0)** | 0,00111000100000 | 0,00000101010011  1,11000111100000  1,11001100110011 | Вычитание  Сдвиг |
| 0,000000**1(1)** | 0,01110001000000 | 1,11001100110011  1,10001111000000  1,01011011110011 | Сложение  Сдвиг |
| 0,0000000(**1)** | 0,11100010000000 | 1,01011011110011  1,00011110000000  0,01111001110011 | Сдвиг |

Случилось ПРС в порядках, но после нормализации мантиссы порядок исправился.

Записываем результат в n разрядную сетку:

|  |  |  |  |
| --- | --- | --- | --- |
| 0 | 0111101 | 0 | 1111 |

## Пример с переполнением разрядной сетки

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Исходные данные:

Множитель:

|  |  |  |  |
| --- | --- | --- | --- |
| 1 | 0100011 | 0 | 0111 |

Множимое:

|  |  |  |  |
| --- | --- | --- | --- |
| 0 | 1110001 | 0 | 1001 |

0,0111

0,1001

1,0000

Случилос временное ПРС, продолжаем умножение

| Множитель | Множимое | Сумма ЧП | Пояснения |
| --- | --- | --- | --- |
| 1,010001**1(0)** | 0,00000001110001 | 0,00000000000000  1,11111110001111  1,11111110001111 | Вычитание  Сдвиг |
| 1,101000**1(1)** | 0,00000011100010 | 1,11111110001111 | Сдвиг |
| 1,110100**0(1)** | 0,00000111000100 | 1,11111110001111  0,00000111000100  0,00000101010011 | Сложение  Сдвиг |
| 1,111010**0(0)** | 0,00001110001000 | 0,00000101010011 | Сдвиг |
| 1,111101**0(0)** | 0,00011100010000 | 0,00000101010011 | Сдвиг |
| 1,111110**1(0)** | 0,00111000100000 | 0,00000101010011  1,11000111100000  1,11001100110011 | Вычитание  Сдвиг |
| 1,111111**0(1)** | 0,01110001000000 | 1,11001100110011  0,01110001000000  0,00111101110011 | Сложение  Сдвиг |
| 1,111111**1(0)** | 0,11100010000000 | 0,00111101110011  1,00011110000000  1,01011011110011 | Вычитание  Сдвиг |

Во время умножения произошло временное ПРС в порядках, которое в ходе умножения не исправилось. Результат не верный.

## Пример с потерей младших разрядов

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Исходные данные:

Множитель:

|  |  |  |  |
| --- | --- | --- | --- |
| 1 | 0100011 | 1 | 1111 |

Множимое:

|  |  |  |  |
| --- | --- | --- | --- |
| 0 | 1110001 | 1 | 1101 |

Переведем порядки в ДК и сложим

1.0001

1.0011

10.0100

После сложения отрицательных порядков получился положительный результат. Возникла ситуация ПМР, дальнейшее вычисления не имеют смысла, так как во время умножения ПМР никак не сможет исправиться.

Записываем результат в n разрядную сетку:

|  |  |  |  |
| --- | --- | --- | --- |
| 0 | 0000000 | 0 | 0000 |

# Выбор функциональной схемы операционной части устройства и определение списка микроопераций и логических условий

## Содержание операционного автомата

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Операционный автомат должен содержать следующие элементы:

* 25-ти разрядный сдвиговый регистр RG1 для хранения множителя
* 47-ми разрядный сдвиговый регистр RG2 для хранения множимого
* 47-ми разрядный управляемый инвертор
* 47-ми разрядное логическое И
* 47-ми разрядный сумматор SM1 для сложения характеристик
* 47-ми разрядный сдвиговый регистр RG3 для хранения суммы частичных произведений мантисс
* 8-ми разрядный регистр RG4 для хранения порядка
* 8-ми разрядный управляемый инвертор для перевода порядков в ДК
* 8-ми разрядный счетчик СТ2 для хранения результирующего порядка
* 8-ми разрядный сумматор для суммы порядков
* 8-ми разрядный управляемый инвертор для перевода порядков из ДК в ПК
* 5-ти разрядный счетчик СТ1 для подсчета количества тактов умножения
* 2-х входовой элемент «исключающее или - не» для определения нормализации мантиссы
* 2 2-х входовых «исключающее или» и 2-х входовое «логическое И» для определения сложения, либо вычитания
* 2-х входовое «или-не» для определения равенства 0 входного операнда
* 1 D-триггер для хранения знака первого порядка
* 1 RS триггер для хранения признака ПРС
* Усилитель-формирователь для выдачи результата на выходную шину

## Алгоритм работы

Операнды разрядностью 4-ре байта поступают по входной шине в операционный автомат. Первым операндом приходит множитель. Мантисса вместе со знаком записывается в RG1. В счетчик CT1 записывается двоичное представление числа 24. Порядок первого операнда записывается в RG4, проходит через управляемый инвертор и подается на плечо SM2. Знак порядка операнда записывается в регистр Т1. Производится проверка равенства операнда на 0, если он равен 0, то обнуляются регистры и на шину вывода подается результат. Во втором такте в регистр CT2 записывается выход на сумматоре SM2. В третьем такте приходит множимое. Мантисса вместе со знаком записывается в младшие разряды RG2. Содержимое RG2 подается на управляемый инвертор, вывод управляемого инвертора подается на 47-ми разрядный логический И, вывод которого подается на плечо сумматора SM1. Порядок операнда записывается в регистр RG4. Происходит аналогичная проверка на 0. В четвертом такте производится сложение порядков и запись в CT2. В пятом такте производится проверка на истинное ПРС и ПМР. Если случилось истинное ПРС, то триггер T3 устанавливается в значение «1», операция умножения прерывается. Если случилось ПМР, то значения регистр обнуляется и выводится на шину вывода. В пятом и шестом такте производится перемножение мантисс путем сложения и сдвига. В седьмом такте проверяется нормализация мантиссы, если мантисса не нормализована, то производится ее сдвиг, а значение результирующего прядка уменьшается на 1. После нормализации мантиссы производится проверка на ПРС и ПМР. Если случилось ПРС, то записываем 1 в Т3 и выдаем результат на шину вывода. Если случилось ПМР, то обнуляем RG3 и CT2, результат выдается на шину вывода. В последнем такте проверяется доступность шины вывода и производится выдача результата на шину вывода.

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

## Управляющие сигналы

Для организации работы автомата необходимы следующие управляющие сигналы:

Y0  - сброс регистров RG3, CT2, запись в CT1 числа «1011», сброс триггера Т3

Y1 – запись в RG1 и RG4, подача сигнала на Т1

Y2 – запись в RG2 и RG4

Y3 – сдвиг в RG1 и RG2, декремент CT1

Y4 – запись в RG3

Y5 – сдвиг в RG3, декремент CT2

Y6 – запись в CT2

Y7 – установка флага ПРС

Y8 – управляемый декремент на СТ2

Y9 – подача сигнала на усилитель

## Осведомительные сигналы

Для работы автомата требуется выдавать осведомительные сигналы:

X – проверка наличия операндов на входной шине;

P0 – Проверка операнда на 0;

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

P1 – сигнал нормализованности мантиссы;

P2 – сигнал временной ПРС;

P3 – сигнал окончания умножения;

P4 – сигнал ПМР

P5 – сигнал истиной ПРС;

Z – проверка возможности выдачи результата на выходную шину.

Таким образом управляющий автомат должен выдавать 10 управляющих сигналов в соответствующие такты, а операционный автомат должен выдавать 8 осведомительных сигнала.

# Разработка содержательной граф-схемы алгоритма

Граф-схема алгоритма приведена в приложении

В первом такте производится проверка наличия на входной шине множителя (блок 1). При поступлении множителя его мантисса заносится в RG1, а порядок в RG4, при этом знак порядка дублируется в триггер Т1. RG3, CT2, T2 обнуляются, а в СТ2 записывается «11000» (блок 2). В это же время проверяется мантисса на равенство 0, если она оказывается равной 0, то происходит обнуление регистров. В следующем такте производится запись в СТ2 с выхода сумматора SM2 (блок 3). Далее производится проверка наличия на входной шине множимого (блок 4). При поступлении множителя его мантисса записывается в RG2, а порядок в RG4 (блок 5). Если множимое оказывается равное 0, то происходит обнуление регистров. При следующем такте производится сложение порядков, в счетчик СТ2 записывается значение выхода сумматора SM2. (Блок 6). Происходит проверка на истинное ПРС и ПМР. Если случилось истинное ПРС, то триггер Т2 устанавливается 1 (блок 7) и происходит ожидание освобождение шины вывода. Если произошло ПМР, то обнуляются значения регистров и происходит проверка занятости шины вывода. Далее происходит сложение мантисс (блок 8) и декремент на счетчике СТ1, сдвиги RG1 и RG2 (блок 9). Если СТ1 равен 0, то операция умножения мантисс завершается и происходит проверка нормализованости мантиссы (блок 10). Если мантисса не нормализована, то производится сдвиг RG3 ( блок 11). Далее происходит проверка на временное ПРС и ПРМ. Если случилось ПРС, то триггер Т2 устанавливается в 1 (блок 7) и происходит проверка занятости шины вывода. Если случилось ПРМ, то обнуляются значения регистров (блок 12) и происходит проверка занятости шины вывода. Если не было ПРС и ПМР, то посылается управляющий сигнал y8, который проходит через «логическое И» и если знак порядка был отрицательный, то производится декремент СТ2 (блок 13). В последнем такте производится проверка занятости шины вывода и вывод результата на шину вывода. (блок 14).

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

# Построение отмеченной граф-схемы алгоритма

Отмеченая граф-схема алгоритма представлена в приложении

Для разметки граф-схемы алгоритма каждой совокупности микроопераций, находящихся в операторных вершинах, становятся в соответствие управляющие микрокоманды Y1…Yn. Эти микрокоманды являются выходными сигналами управляющего устройства и обеспечивают выполнение требуемых действий в соответствии со списком микрооперации операционного автомата. Совокупность микроопераций для каждой операторной вершины образуют микрокоманды, список которых представлен в таблице 1.

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Таблица 1

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| МК | Y1 | Y2 | Y3 | Y4 | Y5 | Y6 | Y7 | Y8 | Y9 |
| МО | У0  У1 | У6 | У2 | У7 | У4 | У3 | У5 | У8 | У9 |

Каждой условной вершине содержательной ГСА ставится в соответствие входной сигнал входящий в управляющее устройства X1…Xm, список которых приведен в таблице 2

Таблица 2

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Входной сигнал УА | X1 | X2 | X3 | X4 | X5 | X6 | X7 | X8 |
| Логическое условие | X | P0 | P1 | P2 | P3 | P4 | P5 | Z |

Далее в полном соответствии с содержательной ГСА строится отмеченная ГСА, в которой условные вершины заменяются на входной сигнал УА X1…X8, а операторные вершины на микрокоманды Y1…Y9

# Синтез МПА в соответствии с моделью графа Мили.

## Построение графа автомата

На основе отмеченной ГСА построен граф автомата для модели Мили.

Граф автомата Мили имеет 9 вершин, соответствующих состояниям автомата a0,…,a9. Дуги его отмечены входными сигналами, действующими на каждом переходе, и набором выходных сигналов, вырабатываемых УА на данном переходе.

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

## Выбор и обоснование функциональной схемы МПА и типов элементов памяти

Для реализации модели Мили можно использовать вариант на основе D и RS триггеров и дешифратора, а также попробовать вариант на основе счетчика и дешифратора и сдвигового регистра.

## Кодирование внутренних состояний автомата

В УА в качестве элементов памяти (ЭП) могут быть использованы D-триггеры, RS-триггеры, счетчики и так далее.

При использовании D-триггеров в качестве ЭП при переходе из одного состояния в другое сигналы возбуждения должны быть поданы только на те триггеры, которые в коде состояния содержат единицу. Отсюда следует, что для получения минимального кодирования необходимо закодировать состояния кодами, содержащими наименьшее количество единиц. Для этого используют инверсные таблицы переходов.

Для RS-триггеров лучше использовать соседнее кодирование, так как именно этот способ минимизирует число переключений ЭП.

В случае счетчиков разность кодов между соседними состояниями должна быть равна единице, тогда переход из одного состояния в другое будет осуществляться подачей на вход счетчика сигнала, увеличивающего или уменьшающего содержимое самого счетчика.

Для сдвигового регистра соседние состояния должны иметь коды отличающиеся на один сдвиг вправо, либо влево, тогда переход из одного состояния в другое будет осуществляться подачей сдвига влево либо вправо.

## Синтез управляющего устройства на основе D-триггеров

**Алгоритм минимизации при использовании D-триггера.**

1. Каждому состоянию ставится в соответствие целое число Nm, равное числу переходов в состояние аm.

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

2. Числа Nm сортируются по убыванию.

3. Состояние с наибольшим N кодируются 00…00.

4. Следующие I состояний (I-число ЭП) кодируются 00..01, 00..10..0

5. Для кодирования оставшихся состояний используются коды, содержащие 2, затем 3 единицы и т.д., пока все состояния не будут закодированы.

В результате получаем кодирование, при котором чем больше переходов имеется в некоторое состояние am, тем меньше единиц содержится в его коде.

При кодировании состояний автомата, в качестве элементов памяти которого выбраны D-триггеры, следует стремиться использовать коды с меньшим числом «1» в кодовом слове. Для кодирования 9 состояний необходимо использовать минимум 4 элемента памяти. из множества 4-разрядных двоичных слов надо выбрать код каждого состояния, ориентируясь на граф и обратную таблицу переходов: чем чаще в какое-либо состояние происходят переходы из других состояний, тем меньше «1» должно быть в его коде. Обратная таблица переходов и коды состояний отображены в таблице 3.

Таблица 3

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| a0 | a1 | a2 | a3 | a4 | a5 | a6 | a7 | a8 |
| a0, a8 | a0 | a1 | a2 | a3 | a4, a6 | a5 | a6 | a0, a2, a4, a7 |
| 0001 | 0100 | 1000 | 0011 | 0110 | 0010 | 1100 | 0101 | 0000 |

Следующим этапом синтеза управляющего автомата является построение структурной таблицы переходов выходов. На основе графа составляется таблица, которая представлена в таблице 4

Таблица 4

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Исходное состояние | Код  аm | Состояние перехода as | Код  as | Входной сигнал Х | Выходные сигналы | Функции возбуждения D-триггеров |
| a0 | 0001 | a0  a1  a8 | 0001  0100  0000 | ~X1  X1~X2  X1X2 | -  Y1  Y1 | D1  D3  - |
| a1 | 0100 | a2 | 1000 | 1 | Y2 | D4 |
| a2 | 1000 | a3  a8 | 0011  0000 | ~X2  X2 | Y3  Y1 | D2, D1  - |
| a3 | 0011 | a4 | 0110 | 1 | Y2 | D3, D2 |
| a4 | 0110 | a5  a8  a8 | 0010  0000  0000 | ~X7~X6  X7  X6 | Y5  Y4  Y1 | D2  -  - |
| a5 | 0010 | a6 | 1100 | 1 | Y6 | D4, D3 |
| a6 | 1100 | a5  a7  a7 | 0010  0101  0101 | ~X5  X5~X3  X5X3 | Y5  Y7  - | D2  D3, D1  D3, D1 |
| a7 | 0101 | a8  a8  a8 | 0000  0000  0000 | X4  X6  ~X4~X6 | Y4  Y1  Y8 | -  -  - |
| a8 | 0000 | a8  a0 | 0000  0001 | ~X8  X8 | -  Y9 | -  D1 |

Полученные функции возбуждения:

D1 = a0~X1 v a2~X2 v a6X5 v a8X8

D2 = a2~X2 v a3 v a4~X7~X6 v a6~X5

D3 = a0X1~X2 v a3 v a5 v a6X5

D4 = a1 v a5

Изм.

Лист

№ докум.

Подпись

Дата

Лист

Полученные выходные сигналы:

Y1 = a0X1 v a2X2 v a4X6 v a7X6

Y2 = a1 v a3

Y3 = a2~X2

Y4 = a4X7 v a7X4

Y5 = a4~X6~X7 v a6~X5

Y6  = a5

Y7 = a6X5~X3

Y8 = a7~X4~X6

Y9 = a8X8

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

|  |  |
| --- | --- |
| I = a6X5 (2)  J = a2N(2)  N = ~X2(1) | K = a8X8 (2)  M = a4~X7Lv a6~X5  (9)  L = ~X6(1) |
| Y1 = a0X1 v a2X2 v a4X6 v a7X6 (12)  Y2 = a1 v a3 (2)  Y3 = J (0)  Y4 = a4X7 v a7X4 (6)  Y5 = M (0)  Y6  = a5 (0)  Y7 = I~X3 (3)  Y8 = a7~X4L (4)  Y9 = K (0) | D1 = a0~X1 v J v a6X5 v K (9)  D2 = J v a3 v M(3)  D3 = a0X1N v a3 v a5 v I (7)  D4 = a1 v a5 (2) |

Цена комбинационной схемы по квайну автомата Мили с использованием D-триггеров равна С = 64 + 8 (триггеры) + 15 (начальная установка) + 4 (дешифратор) + 7 = 98

## Синтез управляющего устройства на основе счетчика

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Закодируем автомат Мили так, чтобы коды соседних состояний отличались друг от друга на +1 или на -1. Результаты кодирования представлены в таблице 5

Таблица 5

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| a0 | a1 | a2 | a3 | a4 | a5 | a6 | a7 | a8 |
| 0001 | 0010 | 0011 | 0100 | 0101 | 0110 | 0111 | 1000 | 0000 |

Далее составим структурную таблицу переходов выходов. Таблица представлена в таблице 6

Таблица 6

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Исходное состояние | Код  аm | Состояние перехода as | Код  as | Входной сигнал Х | Выходные сигналы | Функции возбуждения |
| a0 | 0001 | a0  a1  a8 | 0001  0010  0000 | ~X1  X1~X2  X1X2 | -  Y1  Y1 | -  +1  R |
| a1 | 0010 | a2 | 0011 | 1 | Y2 | +1 |
| a2 | 0011 | a3  a8 | 0100  0000 | ~X2  X2 | Y3  Y1 | +1  R |
| a3 | 0100 | a4 | 0101 | 1 | Y2 | +1 |
| a4 | 0101 | a5  a8  a8 | 0110  0000  0000 | ~X7~X6  X7  X6 | Y5  Y4  Y1 | +1  R  R |
| a5 | 0110 | a6 | 0111 | 1 | Y6 | +1 |
| a6 | 0111 | a5  a7  a7 | 0110  1000  1000 | ~X5  X5~X3  X5X3 | Y5  Y7  - | -1  +1  +1 |
| a7 | 1000 | a8  a8  a8 | 0000  0000  0000 | X4  X6  ~X4~X6 | Y4  Y1  Y8 | R  R  R |
| a8 | 0000 | a8  a0 | 0000  0001 | ~X8  X8 | -  Y9 | -  WR, D1 |

Полученные функции возбуждения:

+1 = a0X1~X2 v a1 v a2~X2 v a3 v a4~X7~X6 v a5 v a6X5

-1 = a6~X5

R = a0X1X2 v a2X2 v a4X7 v a4X6 v a7

WR = D0

D1 = a8X8

Изм.

Лист

№ докум.

Подпись

Дата

Лист

Полученные выходные сигналы:

Y1 = a0X1 v a2X2 v a4X6 v a7X6

Y2 = a1 v a3

Y3 = a2~X2

Y4 = a4X7 v a7X4

Y5 = a4~X6~X7 v a6~X5

Y6  = a5

Y7 = a6X5~X3

Y8 = a7~X4~X6

Y9 = a8X8

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

|  |  |
| --- | --- |
| I = a0X1 (2)  J = a2X2 v a4X6 (6)  M = a8X8 (2)  S = a6~X5 (3)  N = ~X6(1) | K = a2~X2 (3)  P = a4X7 (2)  O = a4N~X7 (4)  L = a6X5 (2) |
| Y1 = I v J v a7X6 (5)  Y2 = a1 v a3 (2)  Y3 = K (0)  Y4 = P v a7X4 (4)  Y5 = O v S (2)  Y6  = a5 (0)  Y7 = L~X3 (3)  Y8 = a7~X4N (4)  Y9 = M (0) | +1 = I~X2 v a1 v K v a3 v O v a5 v L (10)  -1 = S (0)  R = a0X1X2 v J v P v a7 (7)  WR = D1 (0)  D1 = M (0) |

Итоговая цена по квайну при использовании счетчика для автомата Мили равна

С = 61 + 9 (счетчик) + 5 + 2 (начальная установка) + 3 (дешифратор) = 80

## Синтез управляющего устройства на основе сдвигового регистра

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Особенность кодирования состояний на сдвиговом регистре заключается в том, что соседние состояния кодируются кодами различающимися в сдвиге вправо или влево. Результаты кодирования представлены в таблице 7

Таблица 7

|  |  |
| --- | --- |
| Состояние | Код |
| a0 | 000000001 |
| a1 | 000000010 |
| a2 | 000000100 |
| a3 | 000001000 |
| a4 | 000010000 |
| a5 | 000100000 |
| a6 | 001000000 |
| a7 | 010000000 |
| a8 | 100000000 |

Далее составим структурную таблицу переходов выходов. Таблица представлена в таблице 8

Таблица 8

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Исходное состояние | Код  аm | Состояние перехода as | Код  as | Входной сигнал Х | Выходные сигналы | Функции возбуждения |
| a0 | 000000001 | a0  a1  a8 | 000000001  000000010  100000000 | ~X1  X1~X2  X1X2 | -  Y1  Y1 | -  SL  WR, D9 |
| a1 | 000000010 | a2 | 000000100 | 1 | Y2 | SL |
| a2 | 000000100 | a3  a8 | 000001000  100000000 | ~X2  X2 | Y3  Y1 | SL  WR, D9 |
| a3 | 000001000 | a4 | 000010000 | 1 | Y2 | SL |
| a4 | 000010000 | a5  a8  a8 | 000100000  100000000  100000000 | ~X7~X6  X7  X6 | Y5  Y4  Y1 | SL  WR, D9  WR, D9 |
| a5 | 000100000 | a6 | 001000000 | 1 | Y6 | SL |
| a6 | 001000000 | a5  a7  a7 | 000100000  010000000  010000000 | ~X5  X5~X3  X5X3 | Y5  Y7  - | SR  SL  SL |
| a7 | 010000000 | a8  a8  a8 | 100000000  100000000  100000000 | X4  X6  ~X4~X6 | Y4  Y1  Y8 | SL  SL  SL |
| a8 | 100000000 | a8  a0 | 100000000  000000001 | ~X8  X8 | -  Y9 | -  WR, D1 |

Полученные функции возбуждения:

SL = a0X1~X2 v a1 v a2~X2 v a3 v a4~X7~X6 v a5 v a6X5 v a7

SR = a6~X5

WR = a0X1X2 v a2X2 v a4X7 v a4X6 v a8X8

Полученные выходные сигналы:

Y1 = a0X1 v a2X2 v a4X6 v a7X6

Y2 = a1 v a3

Y3 = a2~X2

Y4 = a4X7 v a7X4

Y5 = a4~X6~X7 v a6~X5

Y6  = a5

Y7 = a6X5~X3

Y8 = a7~X4~X6

Y9 = a8X8

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

|  |  |
| --- | --- |
| I = a4~X7P(4)  K = a2W (2)  M = a2X2 v a4X6 (6)  L = a8X8 (2)  P = ~X6 (1) | J = a0X1 (2)  O = a4X7 (2)  S = a6~X5 (3)  N = a6X5 (2)  W = ~X2 (1) |
| Y1 = J v M v a7X6 (5)  Y2 = a1 v a3 (2)  Y3 = K (0)  Y4 = O v a7X4 (4)  Y5 = I v S (2)  Y6  = a5 (0)  Y7 = N~X3 (3)  Y8 = a7~X4P (4)  Y9 = L (0) | SL = JW v a1 v K v a3 v I v a5 v N v a7 (10)  SR = S (0)  WR = D9 v D1 (2)  D9 = JX2 v M v O (5)  D1 = L (0) |

C = 62 + 13 (регистр) + 4(начальная установка) = 79

## Синтез управляющего устройства на основе RS-триггера

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Кодирование состояний на RS-триггерах разбивается на несколько этапов:

1. Построим матрицу переходов
2. Полученная матрица отсортируем по количеству переходов из состояния в состояние
3. Закодируем состояние первой строки как 00..00 и 00..01
4. Вычеркнем первую строку из матрицы и получим матрицу M’
5. Выберем из матрицы M’ незакодированный элемент и построим матрицу М, которая содержит все переходы с данным состоянием
6. Из матрицы М’ выпишем множество закодированных состояний B. Для каждого кода состояния из множества B выпишем соседние коды, которые отличаются друг от друга на один разряд и запишем во множество C
7. Выпишем все кодовые расстояния между переходами
8. Закодируем состояние кодом с наименьшим кодовым расстоянием
9. Повторять пункты 5-8 до тех пор, пока все состояния из матрицы М’ не будут закодированы

К(а0) = 0000; K(a1) = 0001

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| 0 | 0 | * + 1. у = a8      |  |  |  |  | | --- | --- | --- | --- | | M1 = | 0 | 8 | B = {0}  C0 = {0010; 0100; 1000}  W0010 = W0100 = W1000 = 1  K(a8) = 0010 | | 2 | 8 | | 4 | 8 | | 7 | 8 | | 8 | 0 |   2) y = a2   |  |  |  |  | | --- | --- | --- | --- | | M2 = | 1 | 2 | B = {1, 8}  C1 = {0011; 0101; 1001}; C8 = {0110; 1010; 0011}  D = {0011; 0101; 1001; 0110; 1010}  W0011 = 1 + 1 = 2; W0101 = 1 + 3 = 4;  W1001 = 1 + 3 = 4; W0110 = 1 + 3 = 4;  W1010 = 1 + 3 = 4;  K(a2) = 0011 | | 2 | 3 | | 2 | 8 | |  |  | |  |  |   3) y = a3   |  |  |  |  | | --- | --- | --- | --- | | M3 = | 2 | 3 | B = {2}  C2 = {0111; 1011}  W0111 = W1011 = 1  K(a3) = 0111 | | 3 | 4 | |  |  | |  |  | |  |  | |
| 0 | 1 |
| 0 | 8 |
| 1 | 2 |
| 2 | 3 |
| 2 | 8 |
| 3 | 4 |
| 4 | 8 |
| 4 | 5 |
| 5 | 6 |
| 6 | 5 |
| 6 | 7 |
| 7 | 8 |
| 8 | 0 |

4) у = a4

|  |  |  |  |
| --- | --- | --- | --- |
| M4 = | 3 | 4 | B = {3, 8}  C3 = {0110; 0101; 1111}; C8 = {0110; 1010}  D = {0110; 0101; 1111; 1010}  W0110 = 1 + 1 = 2; W0101 = 1 + 3 = 4;  W1111 = 1 + 3 = 4; W1010 = 3 + 1 = 4;  K(a4) = 0110 |
| 4 | 8 |
| 4 | 5 |
|  |  |
|  |  |

5) y = a5

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

|  |  |  |  |
| --- | --- | --- | --- |
| M5 = | 4 | 5 | B = {4}  C4 = {0100; 1110}  D = {0100; 1110}  W0100 = W1110 = 1;  K(a5) = 0100 |
| 5 | 6 |
| 6 | 5 |
|  |  |
|  |  |

6) y = a6

|  |  |  |  |
| --- | --- | --- | --- |
| M6 = | 5 | 6 | B = {5}  C5 = {1100; 0101}  D = {1100;0101}  W1100 = W0101 = 1;  K(a6) = 1100 |
| 6 | 5 |
| 6 | 7 |
|  |  |
|  |  |

7) y = a7

|  |  |  |  |
| --- | --- | --- | --- |
| M7 = | 6 | 7 | B = {6, 8}  C6 = {1000; 1101; 1111}; C8 = {1010}  D = {1000; 1101; 1111; 1010}  W1000 = 1 + 2 = 3; W1101 = 1 + 4 = 5;  W1111 = 1 + 3 = 4; W1010 = 2 + 1 = 3;  K(a7) = 1000 |
| 7 | 8 |
|  |  |
|  |  |
|  |  |

Таблица закодированных состояний представлена в таблице 9

Таблица 9

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| a0 | a1 | a2 | a3 | a4 | a5 | a6 | a7 | a8 |
| 0000 | 0001 | 0011 | 0111 | 0110 | 0100 | 1100 | 1000 | 0010 |

Таблица 10

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| Исходное состояние | Код  аm | Состояние перехода as | Код  as | Входной сигнал Х | Выходные сигналы | Функции возбуждения |
| a0 | 0000 | a0  a1  a8 | 0000  0001  0010 | ~X1  X1~X2  X1X2 | -  Y1  Y1 | -  S1  S2 |
| a1 | 0001 | a2 | 0011 | 1 | Y2 | S2 |
| a2 | 0011 | a3  a8 | 0111  0010 | ~X2  X2 | Y3  Y1 | S3  R1 |
| a3 | 0111 | a4 | 0110 | 1 | Y2 | R1 |
| a4 | 0110 | a5  a8  a8 | 0100  0010  0010 | ~X7~X6  X7  X6 | Y5  Y4  Y1 | R2  R3  R3 |
| a5 | 0100 | a6 | 1100 | 1 | Y6 | S4 |
| a6 | 1100 | a5  a7  a7 | 0100  1000  1000 | ~X5  X5~X3  X5X3 | Y5  Y7  - | R4  R3  R3 |
| a7 | 1000 | a8  a8  a8 | 0010  0010  0010 | X4  X6  ~X4~X6 | Y4  Y1  Y8 | R4S2  R4S2  R4S2 |
| a8 | 0010 | a8  a0 | 0010  0000 | ~X8  X8 | -  Y9 | -  R2 |

Полученные функции возбуждения:

S1 = a0X1~X2

S2 = a0X1X2 v a1 v a7

S3 = a2~X2

S4 = a5

R1 = a2X2 v a3

R2 = a4~X7~X6 v a8X8

R3 = a4X7 v a4X6 v a6X5

R4 = a6~X5 v a7

Полученные выходные сигналы:

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Y1 = a0X1 v a2X2 v a4X6 v a7X6

Y2 = a1 v a3

Y3 = a2~X2

Y4 = a4X7 v a7X4

Y5 = a4~X6~X7 v a6~X5

Y6  = a5

Y7 = a6X5~X3

Y8 = a7~X4~X6

Y9 = a8X8

|  |  |
| --- | --- |
| I = a0X1 (2)  J = a2Z (2)  S = a8X8 (2)  N = a4X7 (2)  V = a6X5 (2)  Z = ~X2 (1) | K = a2X2 (2)  M = a4~X7L (4)  O = a6~X5 (3)  H = a4X6 (2)  L = ~X6(1) |
| Y1 = I v K v a4X6 v a7X6 (6)  Y2 = a1 v a3 (2)  Y3 = J (0)  Y4 = N v a7X4 (4)  Y5 = M v O (2)  Y6  = a5 (0)  Y7 = V~X3 (3)  Y8 = a7~X4L (4)  Y9 = S (0) | S1 = IZ (2)  S2 = IX2 v a1 v a7 (5)  S3 = J (0)  S4 = a5 (0)  R1 = K v a3 (2)  R2 = M v S (2)  R3 = N v H v V (3)  R4 = O v a7 (2) |

C = 60 + 12 (ЭП) + 4 (дешифратор) + 7 + 33(начальная установка) = 116

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

# Синтез МПА в соответствии с моделью графа Мура

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

На основе отмеченной ГСА построен граф автомата для модели Мура.

Граф автомата Мура имеет 13 вершин, соответствующих состояниям автомата b0,…,b12, каждая из которых определяет наборы выходных сигналов y0,…,y9 УА, а дуги графа отмечены входными сигналами, действующими на данном переходе.

Для кодирования состояний для модели Мура потребуется четыре разряда, т.е. при реализации структурной схемы для автомата Мура потребуется дешифратор на четыре входа и четыре триггера. Для реализации модели Мура можно использовать вариант на основе D триггеров и дешифратора. Кодирование на сдвиговом регистре не целесообразно, так как автомат мура имеет 13 состояний, что заметно увеличит цену по квайну.

## Синтез управляющего устройства на основе D-триггера

В таблице(см. таблицу 12) представлена прямая структурная таблица переходов и выходов для автомата Мура. Так как каждому состоянию автомата Мура соответствует свой набор выходных сигналов, то столбец выходных сигналов в таблице помещен следом за столбцом исходных состояний автомата. Проанализируем вариант синтеза автомата Мура на 4 D-триггерах.

При кодировании состояний автомата, в качестве элементов памяти которого выбраны D-триггеры, следует стремиться использовать коды с меньшим числом "1" в кодовом слове. Для кодирования 13 состояний (b0, b1, ... , b12) необходимо 4 элемента памяти и из множества 4-разрядных двоичных слов надо выбрать код каждого состояния, ориентируясь на граф и обратную таблицу переходов: чем чаще в какое-либо состояние происходят переходы из других состояний, тем меньше «1» должно быть в его коде. Обратная таблица переходов и коды состояний отображены в таблице 9

Таблица 11

|  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| b0 | b1 | b2 | b3 | b4 | b5 | b6 | b7 | b8 | b9 | b10 | b11 | b12 |
| b0, b12 | b0 | b1 | b2 | b3 | b4, b7, b8 | b4, b7 | b6 | b7 | b8 | b0, b2, b4, b7, b8 | b5, b9, b10 | b11 |
| 0100 | 0011 | 0101 | 0110 | 1010 | 0001 | 1000 | 1100 | 1001 | 0111 | 0000 | 0010 | 1110 |

Далее составляем прямую структурную таблицу переходов(см. таблицу 10) и выходов автомата модели Мура и формируем логические выражения для функций возбуждения.

Таблица 12

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| состояние bs | Выходные сигналы | Код bs | Состояние перехода bm | Входной сигнал | Код состояния перехода bm | Функции возбуждения D-триггеров |
| b0 | - | 0100 | b­0  b1  b10 | ~X1  X1~X2  ­X1X2 | 0100  0011  0000 | D3  D2, D1  - |
| b1 | Y1 | 0011 | b2 | 1 | 0101 | D3, D1 |
| b2 | Y2 | 0101 | b3  b10 | ~X2  X2 | 0110  0000 | D3, D2  - |
| b3 | Y3 | 0110 | b4 | 1 | 1010 | D4, D2 |
| b4 | Y2 | 1010 | b5  b6  b10 | X7  ~X7~X6  X6 | 0001  1000  0000 | D1  D4  - |
| b5 | Y4 | 0001 | b11 | 1 | 0010 | D2 |
| b6 | Y5 | 1000 | b7 | 1 | 1100 | D4, D3 |
| b7 | Y6 | 1100 | b5  b6  b8  b10 | X5X3X4  ~X5  X5~X3  X5X3X6 | 0001  1000  1001  0000 | D1  D4  D4, D1  - |
| b8 | Y7 | 1001 | b5  b9  b10 | X4  ~X4~X6  X6 | 0001  0111  0000 | D1  D3, D2, D1  - |
| b9 | Y8 | 0111 | b11 | 1 | 0010 | D2 |
| b10 | Y1 | 0000 | b11 | 1 | 0010 | D2 |
| b11 | - | 0010 | b12  b11 | X8  ~X8 | 0111  0010 | D3, D2, D1  D2 |
| b12 | Y9 | 0111 | b0 | 1 | 0100 | D3 |

Полученные функции возбуждения:

D1  = b0X1~X2 v b1 v b4X7 v b7X5X4X3 v b7X5~X3 v b8X4 v b8~X6 v b11X8

D2 = b0X1~X2 v b2~X2 v b3 v b5 v b8~X4~X6 v b9 v b10 v b11

D3 = b0~X1 v b1 v b2~X2 v b6 v b8~X4~X6 v b11X8 v b12

D4 = b3 v b4~X7~X6 v b6 v b7X5~X3 v b7~X5 v b7~X3

Полученные выходные сигналы:

Y1 = b1 v b10 (2)

Y2 = b2 v b4 (2)

Y3 = b3

Y4 = b5

Y5 = b6

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Y6 = b7

Y7 = b8

Y8 = b9

Y9 = b12

I = b0X1N (3)

J = b2N (2)

K = b7X5~X3 (4)

M = b8~X4~X6 (5)

N = ~X2(1)

O = b11X8 (2)

D1  = I v b1 v b4X7 v b7X5X4X3 v K v b8X4 v b8~X6 v O (18)

D2 = I v J v b3 v b5 v M v b9 v b10 v b11 (8)

D3 = b0~X1 v b1 v J v b6 v M v O v b12 (10)

D4 = b3 v b4~X7~X6 v b6 v Kv b7~X5 v b7~X3 (17)

Итоговая цена по квайну:

C = 74 + 8(триггеры) + 4(дешифратор) + 15(Начальная установка) = 103

# Построение функциональной схемы управляющего автомата

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

Наиболее оптимальной по аппаратурным затратам является модель Мили на сдвиговом регистре, поэтому функциональная схема МПУА будет строиться для этой модели.

В приложении Е приведенафункциональная схема проектируемого МПУА, управляющего операцией умножения двоичных чисел с ПЗ в ДК 2 способом с автоматической коррекцией и порядками. Функциональная схема построена в основном логическом базисе И, ИЛИ, НЕ в полном соответствии с приведенной для модели Мили системой логических уравнений для функций возбуждения элементов памяти.

# Заключение

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

В ходе выполнения курсового проекта были разработаны операционный и управляющий автоматы, выполняющие функцию умножения чисел с плавающей запятой II-м способом с автоматической коррекцией. Для корректной работы автомата входные данные должны быть представлены в формате с плавающей запятой, в дополнительном коде с использованием порядков.

При синтезе МПУА была рассмотрена модель Мили и модель Мура. В результате проделанной работы оказалось, что наименьшие аппаратурные затраты даёт модель Мили с использованием сдвигового регистра в качестве элемента памяти, т.к. её цена по Квайну 79, цена же на D-триггерах и RS-триггерах больше. Модель Мура так же имеет большую цену по Квайну.

Библиографический список

Изм.

Лист

№ докум.

Подпись

Дата

Лист

ТПЖА 09.03.01.024 ПЗ

1. Ростовцев В.С. Оформление курсовых и дипломных проектов для студентов специальности 230101 [Текст] / В.С. Ростовцев, С.Д. Блинова. – Киров: Изд-во ВятГТУ, 2006. – 39 с.
2. Мельцов В.Ю. Синтез микропрограммных управляющих автоматов [Текст] / В.Ю. Мельцов, Т.Р. Фадеева. – Киров: Изд-во ВятГТУ, 2000. – 54 с.
3. Мельцов В.Ю. Теория автоматов. Учебно-методическое пособие для самостоятельной работы студентов направления 230100 (09.03.01) – информатика и вычислительная техника [Текст] / В.Ю. Мельцов. – Киров: Изд-во ВятГТУ, 2014. – 142 с.
4. Фадеева Т.Р. Арифметические основы цифровых автоматов [Текст] / Фадеева Т.Р., Матвеева Л.И. – Киров: Издательство ВятГТУ, 2013. – 86 с.

Приложение А



Приложение Б



Приложение В



Приложение Г



Приложение Д



Приложение Е

